

Energieeffizienz für die Supercomputer von morgen

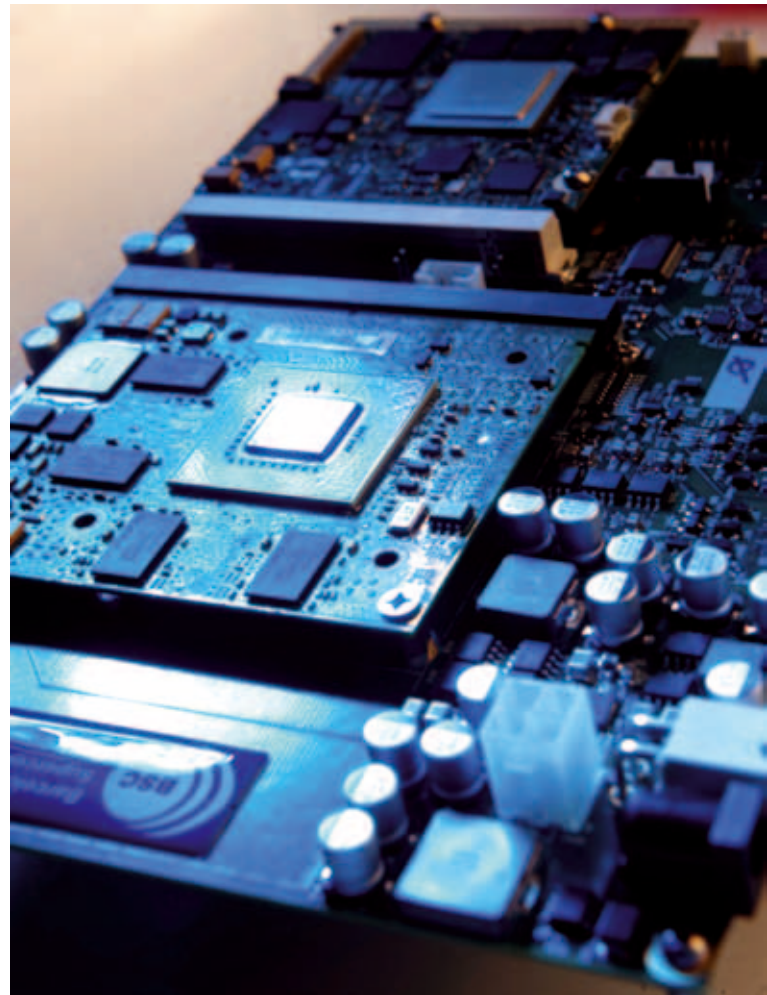
Heute gehört SuperMUC zu den schnellsten Rechnern der Welt. Trotzdem arbeitet man am Leibniz-Rechenzentrum (LRZ) in zwei von der EU geförderten Forschungsprojekten bereits jetzt an den Grundlagen für die Supercomputer der nächsten Generation.

VON HERBERT HUBER UND AXEL AUWETER

BIS ZU 1.000-MAL schneller als heutige Rechner sollen sie sein und spätestens ab 2018 auch tatsächlich zum Einsatz kommen: Supercomputer der Exascale-Klasse. Mit einer Geschwindigkeit von 10^{18} Rechenschritten pro Sekunde werden Exascale-Rechner die heutigen wissenschaftlichen Simulationen nicht nur weiter beschleunigen, sondern in vielen Disziplinen auch mit neuen Algorithmen für gänzlich neue Erkenntnisse sorgen.

Auf dem Weg zum ersten Exascale-Rechner gibt es jedoch noch einige Herausforderungen zu meistern. Würde man versuchen, mit der heutigen Technologie einen solchen Rechner zu bauen, wäre dieser unvorstellbar groß. Sein Betreiber wäre mehrmals täglich damit beschäftigt, defekte Komponenten zu tauschen, und der Stromverbrauch wäre mit über 1.000 Megawatt nur durch ein eigens aufgestelltes Großkraftwerk zu meistern. Auch bei der Software gibt es viele Herausforderungen, denn die meisten Programme, die auf heutigen Supercomputern laufen, lassen sich nicht ohne weiteres auf die mehreren Millionen Rechenkerne eines Exascale-Rechners skalieren.

Im September 2010 hat die EU-Kommission daher eine Förderung für Forschungsvorhaben ausgeschrieben, die mit neuen Hard- und Softwarearchitekturen bis zum Jahr 2016 die Marke von 100 Petaflops und bis 2018 dann den ersten Exaflops-Rechner ermöglichen sollen. Mit seiner



Vorläufer-Hardware des Mont-Blanc-Prototypen am Barcelona Supercomputing Center.

Expertise auf dem Gebiet der Energieeffizienz und seiner Erfahrung auf dem Gebiet der Anwendungsskalierung war das LRZ für die Bildung der europäischen Bewerberkonsortien von Beginn an als Projektpartner gefragt. Inzwischen ist das LRZ in den Projekten DEEP und Mont-Blanc an zwei von insgesamt drei mit je acht Millionen Euro geförderten Projekten beteiligt.

Mobile Geräte als Vorbild

Im Mont-Blanc-Projekt (www.montblanc-project.eu) erarbeitet ein rein europäisches Konsortium unter der Leitung des Barcelona Supercomputing Centers ein Prototypsystem, in dem anstelle der üblichen leistungsstarken Prozessoren heutiger Supercomputer genau die Technologie zum Einsatz kommt, die auch für den Betrieb von Smartphones und Tablet-Computern verwendet wird. Durch ihren typischen Einsatz in mobilen Geräten sind die entsprechenden Prozessoren zwar um ein Vielfaches stromsparender, erbringen einzeln gesehen aber auch nur eine deutlich geringere Rechenleistung. Erst durch einen viel größeren Grad an Parallelität lässt sich die Leistung wieder auf das Niveau aktueller Systeme anheben, um am Ende nicht nur der Exascale-Vision näherzukommen, sondern auch eine positive Bilanz der Energieeffizienz zu ziehen. Das LRZ beteiligt sich am Mont-Blanc-Projekt mit einer detaillierten Analyse und der Optimierung des Energieverbrauchs und portiert einen wissenschaftlichen Simulationscode aus dem Bereich der Quantenchromodynamik auf die Prototypenplattform.

Für den Bau des Mont-Blanc-Prototypen greift man zunächst auf bestehende Mobil-Prozessoren zurück. Diese enthalten allerdings viele Funktionen, zum Beispiel für Multimedia-Anwendungen, die im Supercomputer nicht benötigt werden. Daher beschäftigt sich ein

Teil des Projekts auch mit der Planung für einen stromsparenden Prozessor speziell für künftige Supercomputer. Dieser könnte dann zum Beispiel mehrere normale Rechenkerne und spezielle Hardwarebeschleunigungseinheiten in einem Chip vereinen.

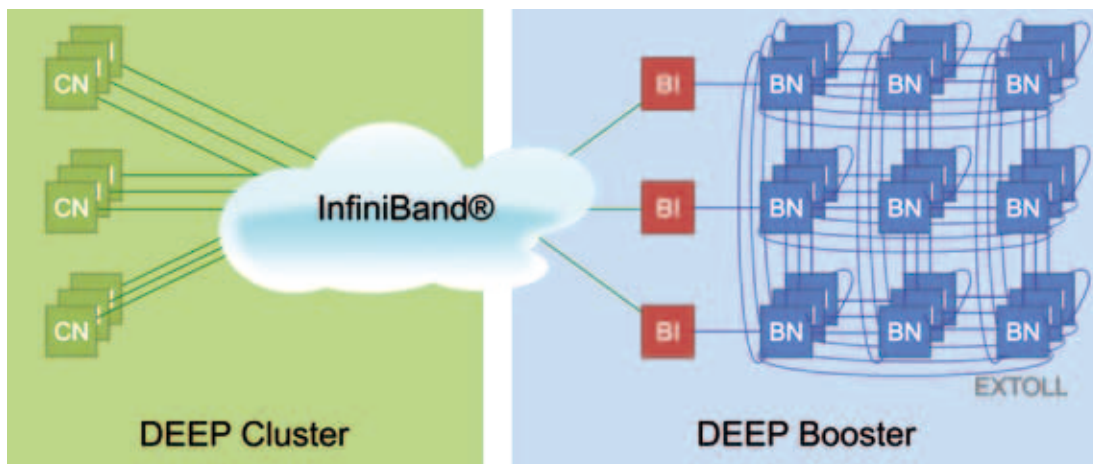
DEEP: ein Booster-Netz für hochskalierbare Codes

In den vergangenen Jahren hat die Verbreitung von Hardwarebeschleunigern im Supercomputing stark zugenommen. Hardwarebeschleuniger bedienen sich meist der Technologien von Grafikkarten und können bestimmte Berechnungen um ein Vielfaches schneller ausführen als herkömmliche Prozessoren. Bislang sind Hardwarebeschleuniger aber nicht autonom und somit immer auf das Vorhandensein eines normalen Prozessors angewiesen. In hochparallelen Systemen erfolgt dann auch der Datenaustausch zwischen mehreren Beschleuniger-Chips immer über die Standardprozessoren und deren Verbindungsnetzwerk. Dadurch wird die interne Kommunikation verzögert. Das DEEP-Projekt (www.deep-project.eu) unter der Leitung des Forschungszentrums Jülich hat sich zum Ziel gesetzt, die neueste Beschleunigertechnologie von Intel so zu vernetzen, dass die Beschleunigerchips direkt über ein eigenes Netzwerk kommunizieren können. Wissenschaftliche Anwendungen lassen sich somit zerteilen: Während komplexe Teile der Algorithmen auf einer Standard-Cluster-Architektur laufen, werden die einfachen, hochparallelen Teile in das unabhängige Booster-Netz der Beschleuniger ausgelagert. Der DEEP-Prototyp wird zudem über eine direkte Wasserkühlung für höchste Kühlungseffizienz verfügen. Auch im DEEP-Projekt beteiligt sich das LRZ mit Arbeiten zur Energieverbrauchsüberwachung und -optimierung und verantwortet darüber hinaus die Öffentlichkeitsarbeit des Projekts.

DIE AUTOREN

Axel Auweter ist wissenschaftlicher Mitarbeiter der Gruppe HPC Server und Dienste, Dr. Herbert Huber leitet die Abteilung Hochleistungssysteme am Leibniz-Rechenzentrum der Bayerischen Akademie der Wissenschaften.

ABB.: BARCELONA SUPERCOMPUTING CENTER (BSC); JÜLICH SUPERCOMPUTING CENTRE (JSC)



Cluster-Booster-Architektur des DEEP-Prototypen.